

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP2005/022037

International filing date: 24 November 2005 (24.11.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-342430
Filing date: 26 November 2004 (26.11.2004)

Date of receipt at the International Bureau: 03 January 2006 (03.01.2006)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 4 年 1 1 月 2 6 日

出 願 番 号
Application Number: 特 願 2 0 0 4 - 3 4 2 4 3 0

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

J P 2 0 0 4 - 3 4 2 4 3 0

出 願 人
Applicant(s): 株式会社リコー

2 0 0 5 年 1 2 月 1 4 日

特許庁長官
Commissioner,
Japan Patent Office

中 嶋



【書類名】 特許願
【整理番号】 197375
【提出日】 平成16年11月26日
【あて先】 特許庁長官殿
【国際特許分類】 H02M 3/155
【発明者】
 【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社リコー内
 【氏名】 加藤 智成
【発明者】
 【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社リコー内
 【氏名】 松尾 正浩
【特許出願人】
 【識別番号】 000006747
 【住所又は居所】 東京都大田区中馬込1丁目3番6号
 【氏名又は名称】 株式会社リコー
【代理人】
 【識別番号】 100086405
 【弁理士】
 【氏名又は名称】 河宮 治
 【電話番号】 06-6949-1261
 【ファクシミリ番号】 06-6949-0361
 【連絡先】 担当
【選任した代理人】
 【識別番号】 100098280
 【弁理士】
 【氏名又は名称】 石野 正弘
 【電話番号】 06-6949-1261
 【ファクシミリ番号】 06-6949-0361
【手数料の表示】
 【予納台帳番号】 163028
 【納付金額】 16,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9808860

【書類名】特許請求の範囲

【請求項 1】

入力端子に入力された入力電圧を所定の電圧に変換して出力端子から負荷に出力する出力電圧可変のスイッチングレギュレータにおいて、

制御電極に入力された制御信号に応じてスイッチングし、前記入力電圧の出力制御を行う第 1 のスイッチング素子と、

該第 1 のスイッチング素子よりも制御電極の容量は大きいがオン抵抗が小さい、制御電極に入力された制御信号に応じてスイッチングし前記入力電圧の出力制御を行う第 2 のスイッチング素子と、

動作モードに応じて前記出力端子から出力される電圧が所定の電圧になるように、前記第 1 及び第 2 の各スイッチング素子に対してそれぞれ P W M 制御を行うか、又は第 2 のスイッチング素子のみに対して P F M 制御を行う制御切換回路部と、

前記第 1 及び第 2 の各スイッチング素子から出力された電圧を平滑して前記出力端子に出力する平滑回路部と、
を備え、

前記制御切換回路部は、前記 P F M 制御を行いかつ前記出力端子からの出力電圧が所定の第 1 電圧になる第 1 動作モードから、前記 P W M 制御を行いかつ前記出力端子からの出力電圧が第 1 電圧よりも大きい第 2 電圧になる第 2 動作モードに移行する際、前記 P W M 制御を行いかつ前記出力端子からの出力電圧を第 1 電圧から第 2 電圧に段階的に上昇させることを特徴とするスイッチングレギュレータ。

【請求項 2】

前記制御切換回路部は、前記第 1 動作モードから第 2 動作モードに移行する際、前記出力端子からの出力電圧が第 1 電圧の状態から P F M 制御から P W M 制御に切り換えることを特徴とする請求項 1 記載のスイッチングレギュレータ。

【請求項 3】

所定の電流が流れる擬似的な負荷であるダミー負荷を備え、前記制御切換回路部は、前記出力端子からの出力電圧が第 2 電圧になると、所定の時間、前記出力端子に該ダミー負荷を接続することを特徴とする請求項 1 又は 2 記載のスイッチングレギュレータ。

【請求項 4】

前記制御切換回路部は、

前記第 1 のスイッチング素子に対して P W M 制御を行う P W M 制御回路部と、

前記第 2 のスイッチング素子に対して P F M 制御を行う P F M 制御回路部と、

前記 P W M 制御回路部及び該 P F M 制御回路部からの各制御信号に対して前記第 2 のスイッチング素子の制御電極への出力制御を行う切換回路部と、

前記 P W M 制御回路部、P F M 制御回路部及び切換回路部の動作制御をそれぞれ行う制御回路部と、
を備え、

制御回路部は、第 1 動作モード時には、P W M 制御回路部の動作を停止させると共に切換回路部に対して P F M 制御回路部からの制御信号を排他的に第 2 のスイッチング素子の制御電極に出力させ、第 2 動作モード時には、P W M 制御回路部を作動させると共に切換回路部に対して P W M 制御回路部からの制御信号を排他的に第 2 のスイッチング素子の制御電極に出力させ、第 1 動作モードから第 2 動作モードに移行する際、P F M 制御回路部の動作を停止させると共に切換回路部に対して P W M 制御回路部からの制御信号を排他的に第 2 のスイッチング素子の制御電極に出力させた状態で前記出力電圧を第 1 電圧から第 2 電圧に段階的に上昇させることを特徴とする請求項 1 又は 2 記載のスイッチングレギュレータ。

【請求項 5】

所定の電流が流れる擬似的な負荷であるダミー負荷を備え、前記制御回路部は、前記出力端子からの出力電圧が第 2 電圧になると、所定の時間、前記出力端子に該ダミー負荷を接続することを特徴とする請求項 4 記載のスイッチングレギュレータ。

【請求項 6】

前記第 1 動作モードは、第 2 動作モードよりも前記負荷に流れる電流が小さい動作モードであることを特徴とする請求項 1、2、3、4 又は 5 記載のスイッチングレギュレータ。

【請求項 7】

前記制御切換回路部は、第 1 電圧と第 2 電圧との電圧差が大きいほど前記出力電圧を第 1 電圧から第 2 電圧に段階的に上昇させる段階数を多くすることを特徴とする請求項 1、2、3、4、5 又は 6 記載のスイッチングレギュレータ。

【請求項 8】

前記平滑回路部は、前記第 1 のスイッチング素子と直列に接続され、前記制御切換回路部によってスイッチング制御される同期整流用のスイッチング素子を備え、前記第 1 及び第 2 の各スイッチング素子、制御切換回路部、同期整流用のスイッチング素子並びにダミー負荷は、1 つの IC に集積されることを特徴とする請求項 3 記載のスイッチングレギュレータ。

【請求項 9】

制御電極に入力された制御信号に応じてスイッチングし、入力電圧の出力制御を行う第 1 のスイッチング素子と、

前記第 1 のスイッチング素子よりも、制御電極の容量は大きいがオン抵抗が小さい、制御電極に入力された制御信号に応じてスイッチングし前記入力電圧の出力制御を行う第 2 のスイッチング素子と、
を備え、

動作モードに応じて、前記第 1 及び第 2 の各スイッチング素子に対してそれぞれ PWM 制御を行うか、又は第 2 のスイッチング素子のみに対して PFM 制御を行う、入力端子に入力された前記入力電圧を所定の定電圧に変換して出力端子から負荷に出力する出力電圧可変のスイッチングレギュレータの出力電圧切換方法において、

前記 PFM 制御を行いかつ前記出力端子からの出力電圧が所定の第 1 電圧になる第 1 動作モードから、前記 PWM 制御を行いかつ前記出力端子からの出力電圧が第 1 電圧よりも大きい第 2 電圧になる第 2 動作モードに移行する際、前記 PWM 制御を行いかつ前記出力端子からの出力電圧を第 1 電圧から第 2 電圧に段階的に上昇させることを特徴とするスイッチングレギュレータの出力電圧切換方法。

【請求項 10】

前記第 1 動作モードから第 2 動作モードに移行する際、前記出力端子からの出力電圧が第 1 電圧の状態から PFM 制御から PWM 制御に切り換えることを特徴とする請求項 9 記載のスイッチングレギュレータの出力電圧切換方法。

【請求項 11】

所定の電流が流れる擬似的な負荷であるダミー負荷を備え、前記出力端子からの出力電圧が第 2 電圧になると、所定の時間、前記出力端子に該ダミー負荷を接続することを特徴とする請求項 9 又は 10 記載のスイッチングレギュレータの出力電圧切換方法。

【請求項 12】

前記第 1 動作モードは、第 2 動作モードよりも前記負荷に流れる電流が小さい動作モードであることを特徴とする請求項 9、10 又は 11 記載のスイッチングレギュレータの出力電圧切換方法。

【請求項 13】

前記第 1 電圧と第 2 電圧との電圧差が大きいほど前記出力電圧を第 1 電圧から第 2 電圧に段階的に上昇させる段階数を多くすることを特徴とする請求項 9、10、11 又は 12 記載のスイッチングレギュレータの出力電圧切換方法。

【書類名】 明細書

【発明の名称】 スイッチングレギュレータ及びスイッチングレギュレータの出力電圧切換方法

【技術分野】

【0001】

本発明は、携帯機器等に使用される出力電圧を変えることができるスイッチングレギュレータに関し、特に出力電圧を上げる際に出力電圧に発生するオーバーシュートを軽減したスイッチングレギュレータ及びスイッチングレギュレータの出力電圧切換方法に関する。

【背景技術】

【0002】

近年、環境対策上からも省エネルギー化が求められている。携帯電話やデジタルカメラ等の電池を使用する機器においては、電池寿命を伸ばすという観点からも、機器内で消費する電力の削減の重要度は増している。このため、電源回路としては、高効率でしかも小型化が可能な、インダクタを用いた非絶縁型の降圧型スイッチングレギュレータ（以下、スイッチングレギュレータと呼ぶ）が広く用いられている。しかし、スイッチングレギュレータは、定格負荷においては高効率であるが、スイッチングレギュレータ自体の消費電流が比較的大きいため、機器がスタンバイ状態又はスリープモード等の軽負荷ドライブモードの場合は、著しく効率を低下させる。

【0003】

そこで、軽負荷ドライブモード時にも効率を向上させるため、軽負荷ドライブモードにおいてはPWM制御からPFM制御に切り換えて、スイッチング周波数を低下させ、スイッチングレギュレータで消費する電力を削減する方法が行われていた（例えば、特許文献1参照。）。

図5は、このようなスイッチングレギュレータの例を示した回路図である。

図5において、スイッチングレギュレータ100は、PWM制御回路101とPFM制御回路102を備え、更に、PWM制御回路101で駆動されるスイッチング素子103と、PFM制御回路102で駆動されるスイッチング素子104を備えている。

【0004】

通常動作時には、PFM制御回路102が動作を停止しPWM制御回路101が作動してスイッチング素子103をオン／オフ制御し、軽負荷ドライブモード時には、PWM制御回路101が動作を停止しPFM制御回路102が作動してスイッチング素子104をオン／オフ制御する。

PWM制御時に用いるスイッチング素子103は、大電流が流れるため、素子サイズを大きくしてオン抵抗が小さくなるようにしているが、素子サイズが大きいためゲート容量が大きくなってしまう。

【0005】

負荷に供給する電流（以下、負荷電流と呼ぶ）が大きい場合のスイッチングレギュレータの損失は、スイッチング素子のオン抵抗による損失が大半を占めるが、負荷電流が小さい場合は、スイッチング素子のゲート容量の充放電による損失が大半を占める。

このため、PFM制御時に用いるスイッチング素子104は、素子サイズを小さくして、オン抵抗は大きいゲート容量が小さくなるようにして、スイッチングレギュレータの効率を向上させていた。

【特許文献1】 特開2002-300774号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかし、スイッチングレギュレータの出力電圧を変更可能にして、電圧設定信号に応じて出力電圧を低い電圧から高い電圧に変更する場合は、図6に示すように出力電圧にオーバーシュート電圧が発生するという問題があった。該オーバーシュート電圧は、出力電圧

を変更すると同時に、スイッチング素子をオン抵抗の大きいものから小さいものに変更した場合は更に大きくなるという問題があった。

【０００７】

また、負荷電流が小さい軽負荷ドライブモードでは、スイッチングレギュレータ１００を動作電源として使用するＣＰＵ等の負荷回路が動作を停止している状態、いわゆるスリープモード又はスタンバイ状態になっている場合が多い。このような軽負荷ドライブモードでは、負荷回路の動作電圧が通常ドライブモードの動作電圧よりも小さい電圧でよい場合が多く、スイッチングレギュレータの出力電圧を下げて、負荷電流を更に小さくするようにすることが一般的であった。

しかし、このような軽負荷ドライブモードから、通常ドライブモードに移行する場合、スイッチングレギュレータの制御モードをＰＦＭ制御からＰＷＭ制御に切り換えると同時に、出力電圧を低い電圧から高い電圧に変更すると、前記したように出力電圧に大きなオーバーシュート電圧が発生し、ＣＰＵやその他の回路に不具合が発生させる恐れがあった。

【０００８】

本発明は、上記のような問題を解決するためになされたものであり、軽負荷ドライブモードから通常ドライブモードに移行する際に、出力電圧を上げると発生するオーバーシュート電圧を低減させることができるスイッチングレギュレータ及びスイッチングレギュレータの出力電圧切換方法を得ることを目的とする。

【課題を解決するための手段】

【０００９】

この発明に係るスイッチングレギュレータは、入力端子に入力された入力電圧を所定の電圧に変換して出力端子から負荷に出力する出力電圧可変のスイッチングレギュレータにおいて、

制御電極に入力された制御信号に応じてスイッチングし、前記入力電圧の出力制御を行う第１のスイッチング素子と、

該第１のスイッチング素子よりも制御電極の容量は大きいがオン抵抗が小さい、制御電極に入力された制御信号に応じてスイッチングし前記入力電圧の出力制御を行う第２のスイッチング素子と、

動作モードに応じて前記出力端子から出力される電圧が所定の電圧になるように、前記第１及び第２の各スイッチング素子に対してそれぞれＰＷＭ制御を行うか、又は第２のスイッチング素子のみに対してＰＦＭ制御を行う制御切換回路部と、

前記第１及び第２の各スイッチング素子から出力された電圧を平滑して前記出力端子に出力する平滑回路部と、
を備え、

前記制御切換回路部は、前記ＰＦＭ制御を行いつつ前記出力端子からの出力電圧が所定の第１電圧になる第１動作モードから、前記ＰＷＭ制御を行いつつ前記出力端子からの出力電圧が第１電圧よりも大きい第２電圧になる第２動作モードに移行する際、前記ＰＷＭ制御を行いつつ前記出力端子からの出力電圧を第１電圧から第２電圧に段階的に上昇させるものである。

【００１０】

また、前記制御切換回路部は、前記第１動作モードから第２動作モードに移行する際、前記出力端子からの出力電圧が第１電圧の状態でＰＦＭ制御からＰＷＭ制御に切り換えるようにした。

【００１１】

また、所定の電流が流れる擬似的な負荷であるダミー負荷を備え、前記制御切換回路部は、前記出力端子からの出力電圧が第２電圧になると、所定の時間、前記出力端子に該ダミー負荷を接続するようにした。

【００１２】

具体的には、前記制御切換回路部は、

前記第 1 のスイッチング素子に対して P W M 制御を行う P W M 制御回路部と、
前記第 2 のスイッチング素子に対して P F M 制御を行う P F M 制御回路部と、
前記 P W M 制御回路部及び該 P F M 制御回路部からの各制御信号に対して前記第 2 のスイッチング素子の制御電極への出力制御を行う切換回路部と、
前記 P W M 制御回路部、P F M 制御回路部及び切換回路部の動作制御をそれぞれ行う制御回路部と、
を備え、

制御回路部は、第 1 動作モード時には、P W M 制御回路部の動作を停止させると共に切換回路部に対して P F M 制御回路部からの制御信号を排他的に第 2 のスイッチング素子の制御電極に出力させ、第 2 動作モード時には、P W M 制御回路部を作動させると共に切換回路部に対して P W M 制御回路部からの制御信号を排他的に第 2 のスイッチング素子の制御電極に出力させ、第 1 動作モードから第 2 動作モードに移行する際、P F M 制御回路部の動作を停止させると共に切換回路部に対して P W M 制御回路部からの制御信号を排他的に第 2 のスイッチング素子の制御電極に出力させた状態で前記出力電圧を第 1 電圧から第 2 電圧に段階的に上昇させるようにした。

【 0 0 1 3 】

この場合、所定の電流が流れる擬似的な負荷であるダミー負荷を備え、前記制御回路部は、前記出力端子からの出力電圧が第 2 電圧になると、所定の時間、前記出力端子に該ダミー負荷を接続するようにした。

【 0 0 1 4 】

具体的には、前記第 1 動作モードは、第 2 動作モードよりも前記負荷に流れる電流が小さい動作モードである。

【 0 0 1 5 】

また、前記制御切換回路部は、第 1 電圧と第 2 電圧との電圧差が大きいほど前記出力電圧を第 1 電圧から第 2 電圧に段階的に上昇させる段階数を多くするようにした。

【 0 0 1 6 】

前記平滑回路部は、前記第 1 のスイッチング素子と直列に接続され、前記制御切換回路部によってスイッチング制御される同期整流用のスイッチング素子を備え、前記第 1 及び第 2 の各スイッチング素子、制御切換回路部、同期整流用のスイッチング素子並びにダミー負荷は、1 つの I C に集積されるようにしてもよい。

【 0 0 1 7 】

また、この発明に係るスイッチングレギュレータの出力電圧切換方法は、制御電極に入力された制御信号に応じてスイッチングし、入力電圧の出力制御を行う第 1 のスイッチング素子と、

前記第 1 のスイッチング素子よりも、制御電極の容量は大きいがオン抵抗が小さい、制御電極に入力された制御信号に応じてスイッチングし前記入力電圧の出力制御を行う第 2 のスイッチング素子と、
を備え、

動作モードに応じて、前記第 1 及び第 2 の各スイッチング素子に対してそれぞれ P W M 制御を行うか、又は第 2 のスイッチング素子のみに対して P F M 制御を行う、入力端子に入力された前記入力電圧を所定の定電圧に変換して出力端子から負荷に出力する出力電圧可変のスイッチングレギュレータの出力電圧切換方法において、

前記 P F M 制御を行いつつ前記出力端子からの出力電圧が所定の第 1 電圧になる第 1 動作モードから、前記 P W M 制御を行いつつ前記出力端子からの出力電圧が第 1 電圧よりも大きい第 2 電圧になる第 2 動作モードに移行する際、前記 P W M 制御を行いつつ前記出力端子からの出力電圧を第 1 電圧から第 2 電圧に段階的に上昇させるようにした。

【 0 0 1 8 】

また、前記第 1 動作モードから第 2 動作モードに移行する際、前記出力端子からの出力電圧が第 1 電圧の状態では P F M 制御から P W M 制御に切り換えるようにした。

【 0 0 1 9 】

また、所定の電流が流れる擬似的な負荷であるダミー負荷を備え、前記出力端子からの出力電圧が第２電圧になると、所定の時間、前記出力端子に該ダミー負荷を接続するようにした。

【００２０】

具体的には、前記第１動作モードは、第２動作モードよりも前記負荷に流れる電流が小さい動作モードである。

【００２１】

また、前記第１電圧と第２電圧との電圧差が大きいほど前記出力電圧を第１電圧から第２電圧に段階的に上昇させる段階数を多くするようにした。

【発明の効果】

【００２２】

本発明のスイッチングレギュレータによれば、前記ＰＦＭ制御を行いかつ前記出力端子からの出力電圧が所定の第１電圧になる第１動作モードから、前記ＰＷＭ制御を行いかつ前記出力端子からの出力電圧が第１電圧よりも大きい第２電圧になる第２動作モードに移行する際、前記ＰＷＭ制御を行いかつ前記出力端子からの出力電圧を第１電圧から第２電圧に段階的に上昇させるようにしたことから、出力電圧を上昇させる際に発生するオーバーシュート電圧を小さくすることができ、オーバーシュート電圧による影響を受けることなく出力電圧の切り換えを行うことができる。また、ＰＷＭ制御とＰＦＭ制御にそれぞれ適したスイッチング素子を採用したことから、ＰＷＭ制御とＰＦＭ制御の両方において効率の向上を図ることができる。

【００２３】

また、所定の電流が流れる擬似的な負荷であるダミー負荷を備え、前記制御切換回路部は、前記出力端子からの出力電圧が第２電圧になると、所定の時間、前記出力端子に該ダミー負荷を接続するようにしたことから、ＰＷＭ制御に切り換えた後、直ちに負荷電流が増えないような場合においても、ＰＷＭ制御を安定して行うことができる。

【発明を実施するための最良の形態】

【００２４】

次に、図面に示す実施の形態に基づいて、本発明を詳細に説明する。
第１の実施の形態。

図１は、本発明の第１の実施の形態におけるスイッチングレギュレータの構成例を示した図である。

図１において、スイッチングレギュレータ１は、直流電源ＢＡＴから入力端子であるＶｄｄ端子に入力された入力電圧Ｖｄｄから所定の電圧を生成して出力電圧Ｖｏとして出力端子ＯＵＴから負荷２０に出力する出力電圧可変のスイッチングレギュレータである。

【００２５】

スイッチングレギュレータ１は、入力電圧Ｖｄｄの出力制御を行うためのスイッチング動作を行うＰＭＯＳトランジスタからなる第１のスイッチング素子Ｍ１と、ＮＭＯＳトランジスタからなる同期整流用のスイッチング素子Ｍ２と、平滑回路を構成するインダクタＬ１及びコンデンサＣ１と、出力電圧Ｖｏを分圧して分圧電圧ＶＦＢを生成し出力する出力電圧検出用の抵抗Ｒ１、Ｒ２とを備えている。

【００２６】

また、スイッチングレギュレータ１は、入力された電圧設定信号ＶＳに応じた電圧の基準電圧Ｖｒｅｆを生成して出力するＤ／Ａコンバータからなる基準電圧発生回路２と、前記分圧電圧ＶＦＢと該基準電圧Ｖｒｅｆとの電圧比較を行い、該比較結果に応じた電圧の出力信号Ｅｒｒを出力する誤差増幅回路３と、該誤差増幅回路３の出力信号Ｅｒｒに応じて第１のスイッチング素子Ｍ１及び同期整流用のスイッチング素子Ｍ２に対してＰＷＭ制御を行って第１のスイッチング素子Ｍ１及び同期整流用のスイッチング素子Ｍ２のスイッチング制御を行うＰＷＭ制御回路４とを備えている。

【００２７】

更に、スイッチングレギュレータ１は、Ｖｄｄ端子に入力された入力電圧Ｖｄｄの出力

制御を行う、第1のスイッチング素子M1よりもトランジスタサイズが小さいPMOSトランジスタからなる第2のスイッチング素子M3と、前記誤差増幅回路3の出力信号Errに依じて該第2のスイッチング素子M3に対してPFM制御を行うPFM制御回路5と、所定の周波数の三角波信号TWを生成してPWM制御回路4及びPFM制御回路5にそれぞれ出力する発振回路OSCとを備えている。第2のスイッチング素子M3は、第1のスイッチング素子M1よりもオン抵抗が大きく、第1のスイッチング素子M1よりもゲート容量が小さい。

【0028】

また、スイッチングレギュレータ1は、動作モードの切り換えを指示する切換信号FWSに依じて、前記PWM制御回路4から第1のスイッチング素子M1のゲートに出力される信号PDとPFM制御回路4から出力された信号Spfのいずれか一方を第2のスイッチング素子M3のゲートに出力する第1のスイッチSW1を備えている。また、スイッチングレギュレータ1は、インダクタL1へ流れる電流を検出し、該検出した電流が所定値を超えて過電流となっているか否かを検出し、過電流であることを検出するとPWM制御回路4に対して第1のスイッチング素子M1及び同期整流用のスイッチング素子M2をそれぞれオフさせる過電流保護回路6を備えている。

【0029】

更に、スイッチングレギュレータ1は、所定の電流が流れる擬似的な負荷であるダミー負荷7と、該ダミー負荷7の出力端子OUTへの接続制御を行う第2のスイッチSW2と、所定のシーケンスに従って電圧設定信号VS及び切換信号FWS、DLSをそれぞれ生成して出力する制御回路10とを備えている。なお、基準電圧発生回路2、誤差増幅回路3、PWM制御回路4、PFM制御回路5、発振回路OSC、抵抗R1、R2、第1及び第2の各スイッチSW1、SW2並びに制御回路10は制御切換回路部をなす。また、基準電圧発生回路2、誤差増幅回路3、PWM制御回路4、発振回路OSC及び抵抗R1、R2はPWM制御回路部を、基準電圧発生回路2、誤差増幅回路3、PFM制御回路5、発振回路OSC及び抵抗R1、R2はPFM制御回路部を、第1のスイッチSW1は切換回路部を、制御回路10及び第2のスイッチSW2が制御回路部をそれぞれなす。また、同期整流用のスイッチング素子M2、インダクタL1及びコンデンサC1は平滑回路部をなす。

【0030】

一方、PWM制御回路4は、誤差増幅回路3の出力信号Errと発振回路OSCからの三角波信号TWからPWM制御を行うためのパルス信号Spwを生成して出力するPWM回路11と、該PWM回路11からのパルス信号Spwに依じて、第1のスイッチング素子M1のスイッチング制御を行うための制御信号PDと同期整流用のスイッチング素子M2のスイッチング制御を行うための制御信号NDをそれぞれ生成して駆動するドライブ回路12とを備えている。

なお、スイッチングレギュレータ1において、インダクタL1及びコンデンサC1を除く各部は、1つのICに集積されており、該ICは、Vdd、LX、ECO、FB及びGNDの各端子を備え、Vdd端子はスイッチングレギュレータ1の入力端子をなし、GND端子は接地電圧に接続されている。

【0031】

Vdd端子とGND端子との間には直流電源BATが接続され、該直流電源BATから入力電圧VddがVdd端子に入力されている。出力端子OUTと接地電圧との間には負荷20が接続されている。Vdd端子とLX端子との間には、第1のスイッチング素子M1と第2のスイッチング素子M3が並列に接続されており、LX端子と接地電圧との間に同期整流用のスイッチング素子M2が接続されている。また、LX端子と出力端子OUTとの間にはインダクタL1が接続され、出力端子OUTと接地電圧との間にはコンデンサC1が接続されている。インダクタL1とコンデンサC1の接続部、すなわち出力端子OUTは、FB端子に接続され、FB端子と接地電圧との間に抵抗R1と抵抗R2の直列回路が接続されている。

【0032】

抵抗 R_1 と抵抗 R_2 との接続部は、誤差増幅回路3の反転入力端に接続され、誤差増幅回路3の非反転入力端には基準電圧 V_{ref} が入力されている。誤差増幅回路3の出力信号 E_{rr} は、PFM制御回路5とPWM回路11をなすコンパレータの反転入力端にそれぞれ出力され、発振回路OSCからの三角波信号 TW は、PFM制御回路5とPWM回路11をなすコンパレータの非反転入力端にそれぞれ出力される。PWM回路11からのパルス信号 S_{pw} はドライブ回路12に出力され、PFM制御回路5から出力されたパルス信号 S_{pf} は、第1のスイッチ SW_1 のPFM端子に出力される。

【0033】

ドライブ回路12は、第1のスイッチング素子 M_1 のスイッチング制御を行うための制御信号 PD を第1のスイッチング素子 M_1 のゲート及び第1のスイッチ SW_1 のPWM端子にそれぞれ出力し、同期整流用のスイッチング素子 M_2 のスイッチング制御を行うための制御信号 ND を同期整流用のスイッチング素子 M_2 のゲートに出力する。第1のスイッチ SW_1 のCOM端子は第2のスイッチング素子 M_3 のゲートに接続され、過電流保護回路6は LX 端子に流れる電流をモニタし、該モニタした結果をドライブ回路12に出力する。また、制御回路10からの切換信号 FW_S が、PFM制御回路5、過電流保護回路6、PWM回路11、ドライブ回路12及び第1のスイッチ SW_1 にそれぞれ入力されている。更に、FB端子と接地電圧との間には、第2のスイッチ SW_2 とダミー負荷7が直列に接続され、第2のスイッチ SW_2 には制御回路10からの切換信号 DL_S が入力されている。第2のスイッチ SW_2 は、切換信号 DL_S に応じてスイッチングを行う。

【0034】

このような構成において、切換信号 FW_S は、通常ドライブモードと通常ドライブモードよりも消費電流を小さくして作動する軽負荷ドライブモードとの切り換えを行う信号である。制御回路10は、外部からECO端子に入力された制御信号に応じて切換信号 FW_S を生成して出力する。なお、制御回路10は、負荷20に流れる電流を測定して該電流が所定の電流以下になった場合に、軽負荷ドライブモードに切り換えるように切換信号 FW_S を出力してもよいし、スイッチングレギュレータ1を内蔵した機器が待機状態に移行する際に切換信号 FW_S を出力するようにしてもよい。また、軽負荷ドライブモードは第1動作モードを、通常ドライブモードは第2動作モードをそれぞれなす。

【0035】

まず、切換信号 FW_S が通常ドライブモードを選択している場合について説明する。この場合、PFM制御回路5は、動作を停止すると共にPFM制御回路5で消費する電流をカット、又は最小になるようにする。同時に、PWM回路11、ドライブ回路12及び過電流保護回路6がそれぞれ作動し、スイッチングレギュレータ1は、同期整流方式のスイッチングレギュレータとして作動する。更に、第1のスイッチ SW_1 は、COM端子がPWM端子に接続されるように切り換わり、第2のスイッチング素子 M_3 のゲートにドライブ回路12からの制御信号 PD が入力される。

【0036】

このことから、第1及び第2の各スイッチング素子 M_1 、 M_3 がそれぞれスイッチング動作を行い、第1及び第2の各スイッチング素子 M_1 、 M_3 がオンしたときに、インダクタ L_1 に電流が供給される。このとき、同期整流用のスイッチング素子 M_2 はオフしている。第1及び第2の各スイッチング素子 M_1 、 M_3 がそれぞれオフすると、同期整流用のスイッチング素子 M_2 がオンし、インダクタ L_1 に蓄えられていたエネルギーが同期整流用のスイッチング素子 M_2 を通して放出される。このとき発生した電流は、コンデンサ C_1 で平滑されて出力端子OUTから負荷20に出力される。

【0037】

また、出力端子OUTから出力される出力電圧 V_o は、出力電圧検出用の抵抗 R_1 と R_2 で分圧され、該分圧電圧 V_{FB} が誤差増幅回路3の反転入力端に入力される。誤差増幅回路3の非反転入力端には基準電圧 V_{ref} が入力されていることから、分圧電圧 V_{FB} と基準電圧 V_{ref} の電圧差が誤差増幅回路3で増幅されてPWM回路11の反転入力端

に出力される。PWM回路11の非反転入力端には、発振回路OSCからの三角波信号TWが入力され、PWM回路11は、PWM制御されたパルス信号Spwをドライブ回路12に出力する。

【0038】

スイッチングレギュレータ1の出力電圧Voが大きくなると、誤差増幅回路3の出力信号Errの電圧が低下し、PWM回路11からのパルス信号Spwのデューティサイクルは小さくなる。その結果、第1及び第2の各スイッチング素子M1、M3がオンする時間が短くなり、スイッチングレギュレータ1の出力電圧Voが低下するように制御される。スイッチングレギュレータ1の出力電圧Voが小さくなると、前記と逆の動作を行い、結果としてスイッチングレギュレータ1の出力電圧Voが一定になるように制御される。

【0039】

過電流保護回路6は、第1及び第2の各スイッチング素子M1、M3がオンしている間の各スイッチング素子M1、M3での電圧降下を所定の電圧と比較し、電圧降下が所定の電圧を超えた場合に所定の信号を出力し、ドライブ回路12の動作を停止させる。ドライブ回路12は動作を停止すると、制御信号PDをハイレベルにすると共に、制御信号NDをローレベルにして、第1及び第2の各スイッチング素子M1、M3並びに同期整流用のスイッチング素子M2をそれぞれオフさせる。このため、出力端子OUTからの出力電流の供給が停止する。

【0040】

次に、切換信号FWSが軽負荷ドライブモードを選択している場合について説明する。この場合、PFM制御回路5が作動し、PWM回路11、ドライブ回路12及び過電流保護回路6がそれぞれ動作を停止すると共に、それぞれの消費電流をカット、又は最小になるようにする。また、第1のスイッチSW1は、COM端子がPFM端子に接続されるように切り換わり、第2のスイッチング素子M3のゲートには、PFM制御回路5からのPFM制御されたパルス信号Spfが入力される。第2のスイッチング素子M3は、PFM制御回路5からのパルス信号Spfに応じてスイッチング動作を行う。このとき、ドライブ回路12は動作を停止していることから、同期整流用のスイッチング素子M2はオフしたままである。このため、インダクタL1に蓄えられたエネルギーは、同期整流用のスイッチング素子M2のソースドレイン間に寄生しているダイオードD1を介して放出される。

【0041】

ここで、軽負荷ドライブモードから通常ドライブモードに移行する際の動作について、図2のタイミングチャートと図3のフローチャートを参照しながら説明する。なお、図2のS1～S7は、図3のステップS1～S7に対応している。

まずステップS1では、軽負荷ドライブモードであることから、制御回路10は、基準電圧発生回路2に対して、出力電圧Voが所定の定電圧である第1電圧Vo1になるように電圧設定信号VSで基準電圧Vrefの電圧値を設定している。更に、制御回路10は、切換信号FWSでスイッチングレギュレータ1がPFM制御を行うようにしており、切換信号DLSで、第2のスイッチSW2をオフさせて遮断状態にしている。

【0042】

次に、ステップS2で、制御回路10は、切換信号FWSを使用して、スイッチングレギュレータ1がPWM制御を行うようにする。この後、ステップS3で、制御回路10は、電圧設定信号VSを使用して基準電圧Vrefを変えることによってスイッチングレギュレータ1の出力電圧Voを段階的に大きくしていく。この際、制御回路10は、基準電圧発生回路2から出力される基準電圧Vrefを変えることで出力電圧Voの調整を行っており、基準電圧発生回路2はD/Aコンバータで構成されている。

基準電圧発生回路2は、制御回路10から入力される複数ビットで構成された電圧設定信号VSのビットの組み合わせに応じた電圧を生成して出力する。制御回路10は、スイッチングレギュレータ1がPWM制御を行うようにすると、出力電圧Voを αV だけ上昇させるように電圧設定信号VSを基準電圧発生回路2に出力する。なお、このとき、出力

電圧 V_o にはオーバーシュート電圧が発生するが、出力電圧 V_o の変化、すなわち αV が小さいことから、オーバーシュート電圧も小さいため不具合が発生することはない。

【0043】

次に、ステップ S4 で、制御回路 10 は、出力した電圧設定信号 V_S が、出力電圧 V_o が第 1 電圧 V_{o1} よりも大きい所定の定電圧である第 2 電圧 V_{o2} になるような電圧に基準電圧 V_{ref} を設定するデータになっているか否かを調べ、電圧設定信号 V_S が、出力電圧 V_o を所定の第 2 電圧 V_{o2} になるような電圧に基準電圧 V_{ref} を設定するデータになっている場合 (YES)、ステップ S5 に進む。また、ステップ S4 で、電圧設定信号 V_S が、出力電圧 V_o が所定の第 2 電圧 V_{o2} 未滿になるような電圧に基準電圧 V_{ref} を設定するデータになっている場合 (NO)、ステップ S3 に戻る。すなわち、ステップ S3 及び S4 では、スイッチングレギュレータ 1 の出力電圧 V_o を第 1 電圧 V_{o1} から第 2 電圧 V_{o2} に段階的に上げていく処理を行い、所定の時間経過するたびに、電圧設定信号 V_S のビットの組み合わせを変えて、出力電圧 V_o を αV ずつ上昇させ、ステップ S4 で示すように、出力電圧 V_o が第 2 電圧 V_{o2} に到達した段階で電圧設定信号 V_S のビットの組み合わせを保持し、出力電圧 V_o を第 2 電圧 V_{o2} に固定する。

【0044】

出力電圧 V_o が 1 ステップで上昇する電圧幅である α は、第 2 電圧 V_{o2} と第 1 電圧 V_{o1} との電圧差及び基準電圧発生回路 2 を構成する D/A コンバータのビット数で決まり、負荷 20 に影響を与えない大きさのオーバーシュート電圧に抑えるように設定する。例えば、電圧幅 α を約 20 mV に設定すると、電圧幅 α が一定であるため、第 1 電圧 V_{o1} と第 2 電圧 V_{o2} との電圧差が大きくなるほど、第 2 電圧 V_{o2} に到達するまでのステップ数は多くなる。なお、図 2 では、出力電圧 V_o が第 1 電圧 V_{o1} のときの基準電圧 V_r を V_{r1} 、出力電圧 V_o が第 2 電圧 V_{o2} のときの基準電圧 V_r を V_{r2} としている。

【0045】

次に、制御回路 10 は、ステップ S5 で、第 2 のスイッチ SW2 をオンさせて導通状態になるように切換信号 DL_S を出力する。このため、第 2 のスイッチ SW2 はオンし、出力端子 OUT と接地電圧との間にダミー負荷 7 が接続される。

ここで、ダミー負荷を接続する理由について説明する。

スイッチングレギュレータ 1 を PFM 制御から PWM 制御に切り換えたときには、負荷 20 はまだ通常ドライブ状態になっておらず、負荷 20 に流れる電流は軽負荷ドライブ状態と変わらないことから極めて小さい。このように、負荷 20 に流れる電流がほとんど 0 の状態で PFM 制御から PWM 制御に切り換えると、切り換え直後は、PWM 回路 11 はバースト発振等の異常動作を行い、出力電圧 V_o が不安定になる。

【0046】

ただし、出力電圧 V_o を上昇させている間は、出力端子 OUT に接続されているコンデンサ C1 に充電電流が流れるため、PWM 回路 11 はバースト発振等の異常動作にならないが、出力電圧 V_o が第 2 電圧 V_{o2} になった後は負荷電流がなくなるため、PWM 回路 11 は異常動作を行い出力電圧 V_o が不安定になる。このような動作になるのを避けるために、出力電圧 V_o が第 2 電圧 V_{o2} になった後、PWM 回路 11 が安定した動作を行うようになるまで出力端子 OUT にダミー負荷 7 を接続する。なお、ダミー負荷 7 を接続するタイミングとしては、PWM 制御に切り換えた直後に接続してもよいが、前記したように、出力電圧 V_o を上げている間は、異常動作が起り難いことから、出力電圧 V_o が第 2 電圧 V_{o2} になった直後に接続することが望ましい。

【0047】

言うまでもなく、PWM 制御に切り換えた直後から、第 2 電圧 V_{o2} に達するまでの間でダミー負荷 7 を接続するようにしてもよいが、この場合は、ダミー負荷 7 を接続してから、第 2 電圧 V_{o2} に達するまでの間にダミー負荷 7 に流れる電流で、電力が余計に消費されてしまうという問題がある。

次に、制御回路 10 は、ステップ S6 では、PWM 制御が正常に行われるまでに要する時間よりも長い所定時間だけダミー負荷 18 を接続した状態にし、ステップ S7 では、所

定時間が経過した後、切換信号DLSを用いて、第2のスイッチSW2をオフにして、本フローは終了し、軽負荷ドライブ状態から通常ドライブモードに移行する際の動作が終了する。

【0048】

なお、図1の同期整流用のスイッチング素子M2の代わりにフライホイールダイオードD2を使用してもよく、この場合、図1は図4のようになる。図4では、図1と同じもの又は同様のものは図1と同じ符号で示している。図4では、フライホイールダイオードD2をIC外に設けた場合を例にして示しているが、フライホイールダイオードD2にPN接合型等の集積化に適したダイオードを使用した場合、フライホイールダイオードD2はIC内に形成される。

また、前記説明では、出力電圧Voを第1電圧Vo1から第2電圧Vo2に上昇させる際、均等に α Vずつ段階的に上昇させるようにしたが、本発明は、これに限定されるものではなく、均等又は不均等にかかわらず、出力電圧Voを第1電圧Vo1から第2電圧Vo2に段階的に上昇させるようにすればよい。

【0049】

このように、本第1の実施の形態におけるスイッチングレギュレータは、軽負荷ドライブモードから通常ドライブモードに移行する際に、出力電圧Voが第1電圧Vo1の状態、PFM制御からPWM制御に切り換え、その後、出力電圧Voを少しずつ段階的に上昇させるようにした。このことから、出力電圧Voを上昇させる際に発生するオーバーシュート電圧を小さく抑えることができ、オーバーシュート電圧による影響を受けることなく出力電圧Voの切り換えを行うことができる。更に、ダミー負荷を接続することにより、PWM制御に移行した直後におけるバースト発振等の異常動作を防ぐことができる。

【図面の簡単な説明】

【0050】

【図1】本発明の第1の実施の形態におけるスイッチングレギュレータの構成例を示した図である。

【図2】軽負荷ドライブモードから通常ドライブモードに移行する際の動作例を示したタイミングチャートである。

【図3】図1の制御回路10の動作例を示したフローチャートである。

【図4】本発明の第1の実施の形態におけるスイッチングレギュレータの他の構成例を示した図である。

【図5】従来のスイッチングレギュレータの例を示した回路図である。

【図6】図5の出力電圧の波形例を示した図である。

【符号の説明】

【0051】

- 1 スwitchングレギュレータ
- 2 基準電圧発生回路
- 3 誤差増幅回路
- 4 PWM制御回路
- 5 PFM制御回路
- 6 過電流保護回路
- 7 ダミー負荷
- 10 制御回路
- 11 PWM回路
- 12 ドライブ回路
- 20 負荷
- M1 第1のスイッチング素子
- M2 同期整流用のスイッチング素子
- M3 第2のスイッチング素子
- OSC 発振回路

S W 1 第 1 のスイッチ

S W 2 第 2 のスイッチ

R 1 , R 2 出力電圧検出用の抵抗

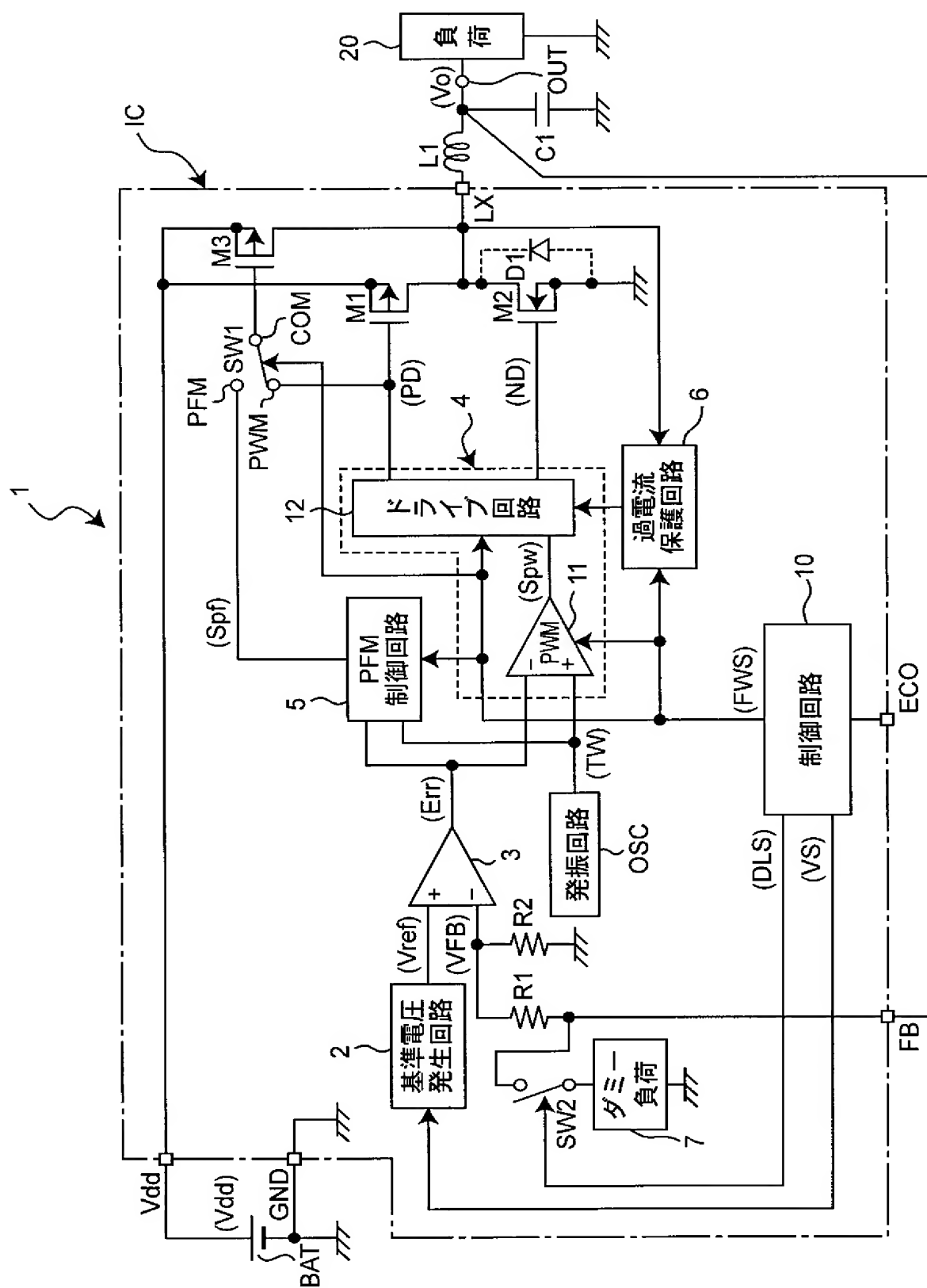
L 1 インダクタ

C 1 コンデンサ

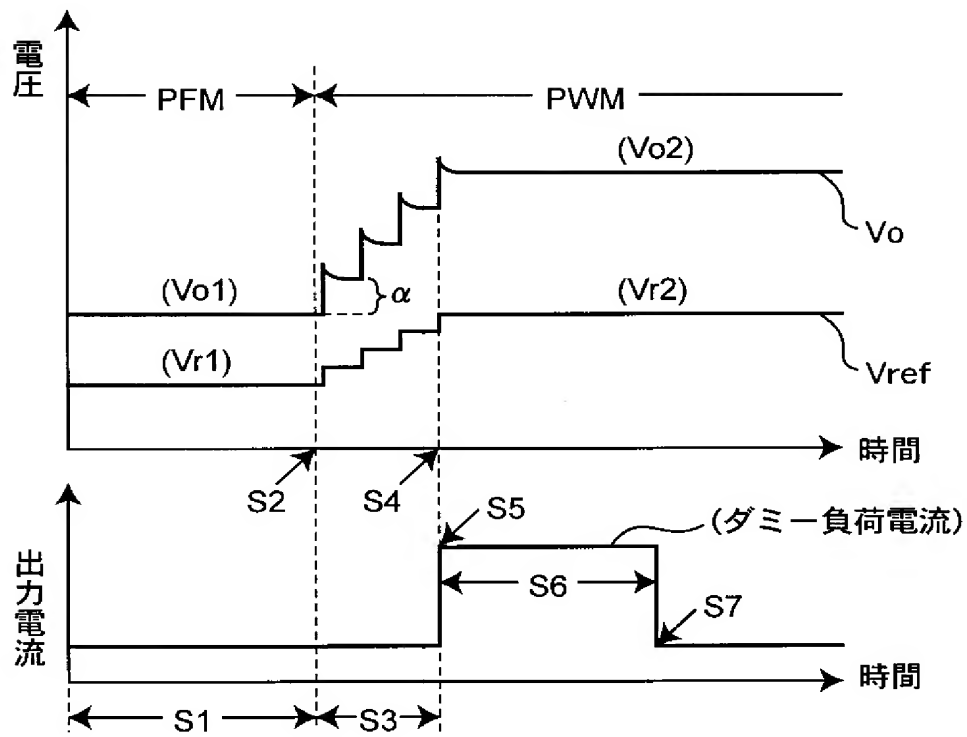
D 1 寄生ダイオード

D 2 フライホイールダイオード

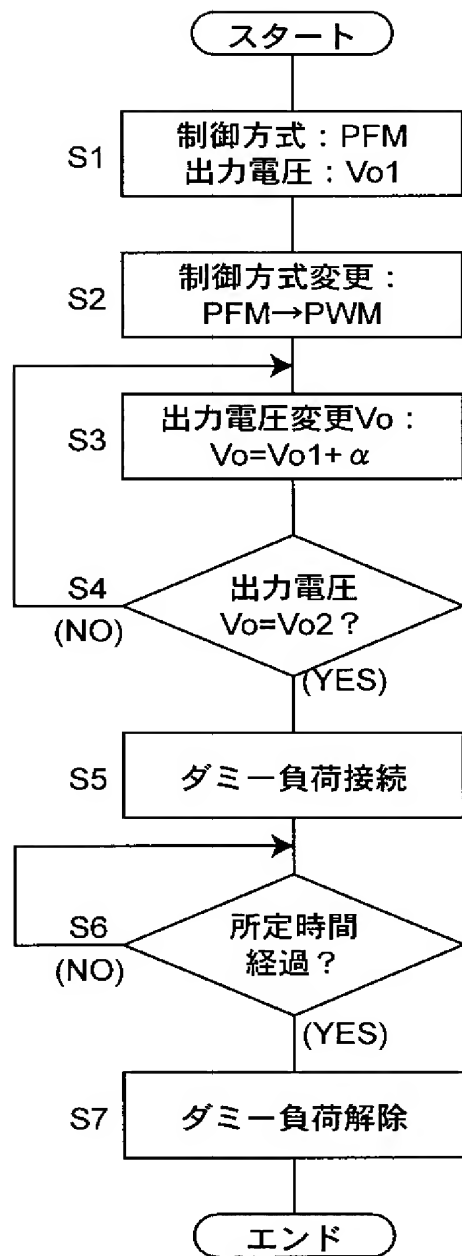
B A T 直流電源

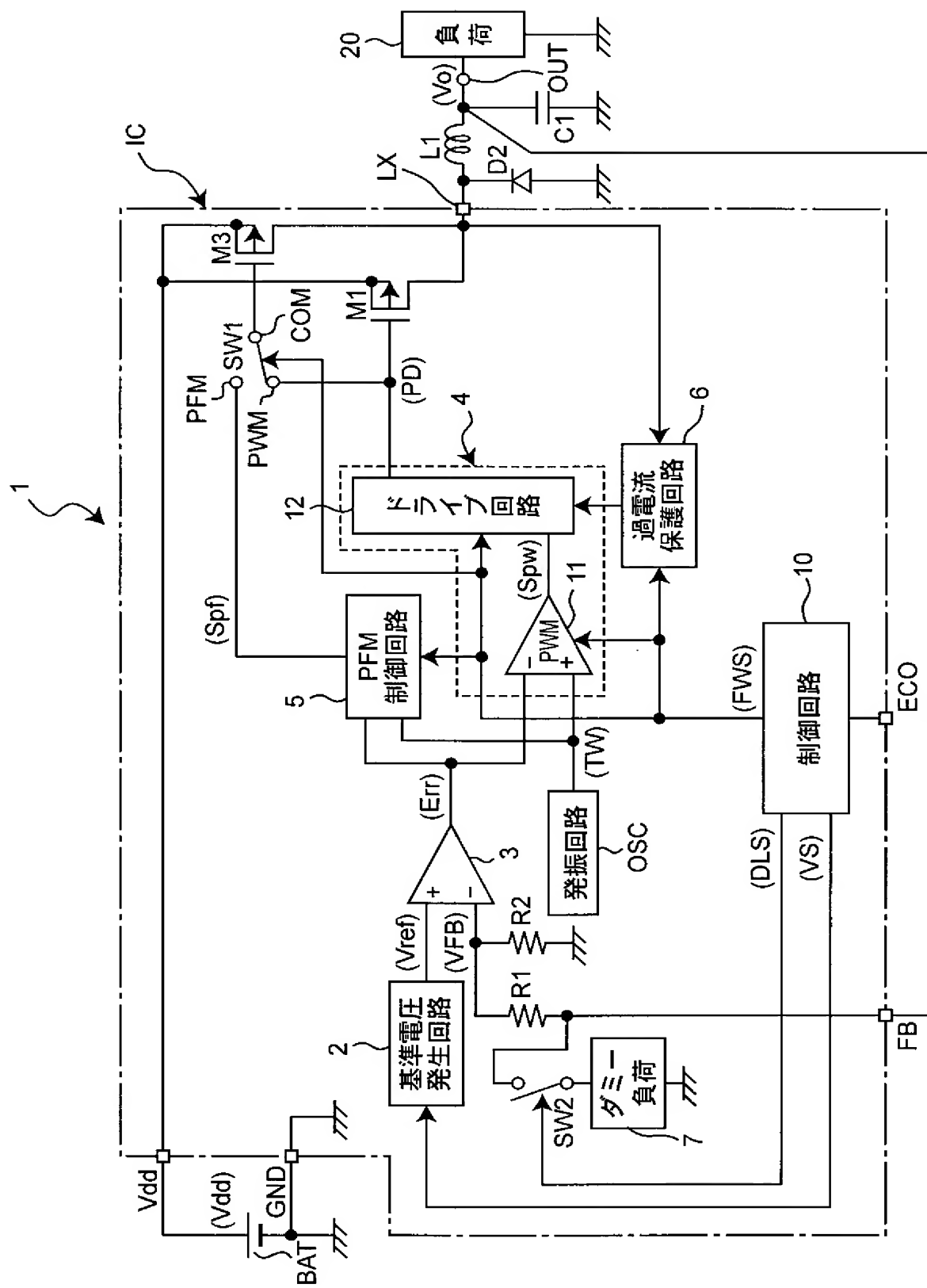


【図 2】

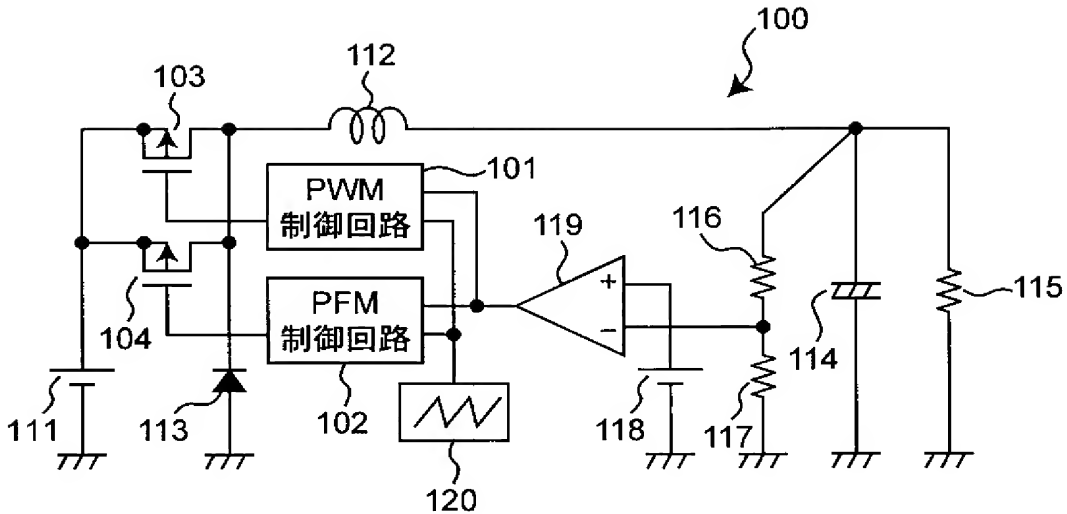


【図 3】

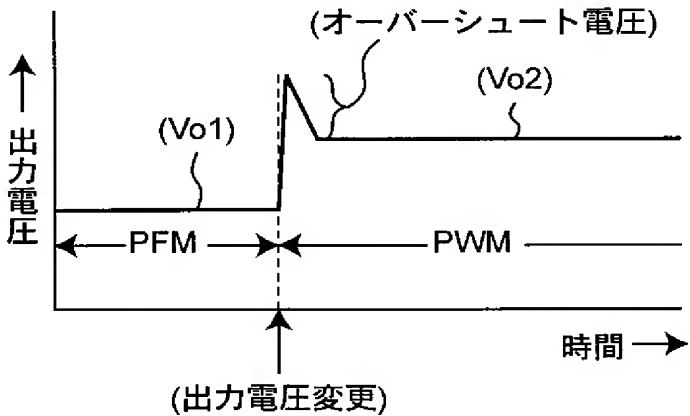




【図 5】



【圖 6】



【書類名】 要約書

【要約】

【課題】 軽負荷ドライブモードから通常ドライブモードに移行する際に、出力電圧を上げると発生するオーバーシュート電圧を低減させることができるスイッチングレギュレータ及びスイッチングレギュレータの出力切換方法を得る。

【解決手段】 PFM制御を行いつつ出力電圧 V_o が第1電圧 V_{o1} である第1状態から、PWM制御を行いつつ出力電圧 V_o が第1電圧 V_{o1} よりも大きい第2電圧 V_{o2} である第2状態に切り換えを行う際に、出力電圧 V_o が第1電圧 V_{o1} である状態のときに、切換信号FWSを使用してPFM制御からPWM制御に切り換え、その後、電圧設定信号VSを使用して出力電圧 V_o を第1電圧 V_{o1} から第2電圧 V_{o2} まで段階的に上昇させ、第2状態に移行するようにした。

【選択図】 図1

出願人履歴

0 0 0 0 0 6 7 4 7

20020517

住所変更

東京都大田区中馬込1丁目3番6号

株式会社リコー